



УКРАЇНА

(19) UA (11) 61563 (13) C2
(51) МПК (2006)
H04B 1/10
H04B 15/02

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА ВІНАХІД

(54) ПРИСТРІЙ ДЛЯ ПОДАВЛЕННЯ ЗАВАД

1

2

(21) 2003031909

(22) 03.03.2003

(24) 15.03.2006

(46) 15.03.2006, Бюл. № 3, 2006 р.

(72) Батаєв Олег Петрович, Колісник Олексій Євгенович, Поляков Володимир Петрович, Поляков Петро Федорович

(73) УКРАЇНСЬКА ДЕРЖАВНА АКАДЕМІЯ ЗАЛІЗНИЧНОГО ТРАНСПОРТУ

(56) SU 516199, H04B1/10, H04B15/04, 30.05.1976

SU 599362, H04B1/10, H04B15/04, 25.03.1978

(57) 1. Пристрій для подавлення завад, що включає з'єднані в кільце лінійний широкопосмуговий тракт, переривник, демодулятор з детектором автоматичного регулювання посилення і коло автоматичного регулювання посилення, а також підключені між додатковим виходом широкопосмугового тракту і входом керування переривника послідовно з'єднані широкопосмуговий підсилювач, детектор перешкод і формувач замикаючих імпульсів; між виходом широкопосмугового підсилювача і його додатковим входом включені послідовно з'єднані детектор, другий переривник і накопичувач, причому вхід керування другого переривника з'єднаний з виходом формувача замикаючих імпульсів, вихід детектора завад з'єднаний із входом підсилювача з регульованим порогом, керуючий вхід якого з'єднаний з виходом накопичувача, причому вихід підсилювача з регульованим порогом з'єднаний із входом формувача замикаючих імпульсів,

який відрізняється тим, що введені блок стробування і блок синхронізації, третій вихід широкопосмугового тракту з'єднаний із входом блока синхронізації, вихід якого з'єднаний із входом блока стробування, з виходом блока стробування з'єднаний другий вхід накопичувача і другий вхід формувача замикаючих імпульсів.

2. Пристрій за п.1, який відрізняється тим, що блок синхронізації містить помножувач, пристрій виділення, фазовий детектор, опорний генератор, керуючий елемент, проміжний перетворювач, диференціувальне коло, обмежник низу, з виходом опорного генератора паралельно з'єднаний другий вхід помножувача і другий вхід проміжного перетворювача, вихід помножувача послідовно з'єднаний із входом пристрою виділення, з виходом пристрою виділення послідовно з'єднаний перший вхід фазового детектора, з виходом фазового детектора послідовно з'єднаний вхід керуючого елемента, вихід керуючого елемента з'єднаний з першим входом проміжного перетворювача, з виходом проміжного перетворювача паралельно з'єднаний перший вхід фазового детектора і вхід диференціувального кола, вихід диференціувального кола послідовно з'єднаний із входом обмежника низу.

3. Пристрій за п.1, який відрізняється тим, що блок стробування виконаний у вигляді декадного лічильника.

Запропонований пристрій відноситься до галузі радіотехніки, і може бути використане в радіоприймальних пристроях, що працюють у складній завадній обстановці.

Відомий пристрій для подавлення завад, що містить лінійний широкополосний тракт; преривач; демодулятор з детектором автоматичного регулювання посилення (АРП); коло автоматичного регу-

лювання посилення; широкополосний підсилювач; детектор завад; формувач замикаючих імпульсів; детектор; другий преривач; накопичувач [А.с. СРСР №516199 H04B1/10, 1974].

Недоліком цього пристрою є те, що у випадку прийому слабкого сигналу воно не виробляє замикаючий імпульс, що знижує його завадостійкість.

Найбільш близьким до запропонованого техні-

(19) UA (11) 61563 (13) C2

чного рішення є обраний як прототип пристрій для подавлення завад [А.с. СРСР №599362 Н04В1/10, 1976], що містить з'єднані в кільце лінійний широкополосний тракт, преривач, демодулятор з детектором автоматичного регулювання посилення і коло автоматичного регулювання посилення, а також підключені між додатковим виходом широкополосного тракту і входом керування преривача послідовно з'єднані широкополосний підсилювач, детектор завад і формувач замикаючих імпульсів; між виходом широкополосного підсилювача і його додатковим входом включені послідовно з'єднані детектор, другий преривач і накопичувач, причому вхід керування другого преривача з'єднаний з виходом формувача замикаючих імпульсів, вихід детектора завад з'єднаний із входом підсилювача з регульованим порогом, керуючий вхід якого з'єднаний з виходом накопичувача, причому вихід підсилювача з регульованим порогом з'єднаний із входом формувача замикаючих імпульсів.

Причини, що заважають одержанню необхідного технічного результату, полягають у наступному: відсутність синхроімпульсів, формованих блоком синхронізації, на вході блоку стробування, може привести до невизначеності тривалості елементарної послідовності; крім того, без стробуючого імпульсу час роботи накопичувача і формувача замикаючих імпульсів не адаптована до тривалості одиничних посилок і швидкості передачі інформації.

В основу винаходу покладена задача удосконалення пристрою для подавлення завад, у якій за рахунок уведення блоку синхронізації і блоку стробування, досягається можливість більш точного виміру параметрів дискретного каналу зв'язку, що приводить до збільшення його завадостійкості.

Поставлена задача вирішується пристроєм, що містить лінійний широкополосний тракт, преривач, демодулятор з детектором автоматичного регулювання посилення, коло автоматичного регулювання посилення, широкополосний підсилювач, детектор завад, формувач замикаючих імпульсів, детектор, другий преривач, накопичувач, підсилювач з регульованим порогом, з'єднані в кільце лінійний широкополосний тракт, преривач, демодулятор з детектором автоматичного регулювання посилення і коло автоматичного регулювання посилення, а також підключені між другим виходом широкополосного тракту і входом керування преривача послідовно з'єднані широкополосний підсилювач, детектор завад і формувач замикаючих імпульсів; між виходом широкополосного підсилювача і його додатковим входом включені послідовно з'єднані детектор, другий преривач і накопичувач, причому вхід керування другого преривача з'єднаний з виходом формувача замикаючих імпульсів, вихід детектора завад з'єднаний із входом підсилювача з регульованим порогом, керуючий вхід якого з'єднаний з виходом накопичувача, причому вихід підсилювача з регульованим порогом з'єднаний із входом формувача замикаючих імпульсів, у який відповідно до винаходу введений блок синхронізації і блок стробування;

причому блок синхронізації містить помножувачик, пристрій виділення, фазовий детектор, опорний генератор, керуючий елемент, проміжний

перетворювач, що диференціює коло, випрямувач;

блок стробування виконаний у виді декадного лічильника [Манаєв Е. И. Основи радіоелектроніки. - М.: Радіо і зв'язок, 1985].

Уведення відмінних ознак призвело до збільшення завадостійкості і можливості більш ефективного подавлення завад у дискретних каналах зв'язку за рахунок появи здатності визначення тривалості елементарної послідовності при вимірі параметрів дискретного каналу зв'язку.

На Фіг.1 приведена структурна схема запропонованого пристрою;

на Фіг.2 приведена структурна схема блоку синхронізації.

Запропонований пристрій містить (Фіг.1) лінійний широкополосний тракт 1, преривач 2, демодулятор з детектором автоматичного регулювання посилення 3, коло автоматичного регулювання посилення 4, широкополосний підсилювач 5, детектор завад 6, формувач замикаючих імпульсів 7, детектор 8, другий преривач 9, накопичувач 10, підсилювач з регульованим порогом 11, з'єднані в кільце лінійний широкополосний тракт 1, преривач 2, демодулятор з детектором автоматичного регулювання посилення 3 і коло автоматичного регулювання посилення 4, а також підключені між другим виходом широкополосного тракту 1 і входом керування преривача 2 послідовно з'єднані широкополосний підсилювач 5, детектор завад 6 і формувач замикаючих імпульсів 7; між виходом широкополосного підсилювача і його додатковим входом включений послідовно з'єднані детектор 8, другий преривач 9 і накопичувач 10, причому вхід керування другого преривача 9 з'єднаний з виходом формувача замикаючих імпульсів 7, вихід детектора завад 6 з'єднаний із входом підсилювача з регульованим порогом 11, керуючий вхід якого з'єднаний з виходом накопичувача 10, причому вихід підсилювача з регульованим порогом 11 з'єднаний із входом формувача замикаючих імпульсів 7, третій вихід широкополосного тракту 1 з'єднаний із входом блоку синхронізації 12, вихід якого з'єднаний із входом блоку стробування 13, з виходом блоку стробування 13 з'єднані другий вхід накопичувача 10 і другий вхід формувача замикаючих імпульсів 7.

Суміш сигналу й імпульсної завади надходить на вхід лінійного широкополосного тракту 1, і обробляється в трьох паралельно працюючих каналах: у каналі виділення сигналу, що складається з блоків 2, 3, 4, у каналі виділення імпульсної завади, що складається з блоків 5-11, і в каналі формування стробуючих імпульсів, що складається з блоків 12, 13.

Коли рівень імпульсних завад перевищує рівень сигналу і сусідніх, зосереджених за спектром, узкополосних завад, широкополосний підсилювач 5 відкривається, детектор завад 6 виділяє огинаючу імпульсної завади, формувач замикаючих імпульсів 7 виробляє і дає бланкуючий імпульс на преривач 2, що закриває канал на час дії завади. Продетектована по зосередженим імпульсним завадам у детекторі 8 напруга АРП буде звільнена від напруги імпульсної завади другим преривачем 9 постійної напруги, і накопичувач 10 проінтегрує

«очищену» напругу зосередженої завади, забезпечуючи тим самим лінійний режим роботи підсилювача в широкополосному підсилювачі 5. Одночасно сигнал, звільнений від імпульсної завади, проходить через узкополосну частину демодулятора 3, звільнившись від сусідніх за спектром частот зосереджених завад, і через демодулятор 3 надходить в іншу частину тракту.

У той же час коло АРП 4 по корисному сигналу забезпечує необхідне посилення сигналу в лінійному широкополосному тракці 1. Таким чином, на виході демодулятора 3 буде подавлена імпульсна завада.

Підсилювач 11 з регульованим порогом і функціональним зв'язком, що поданий з накопичувача 10 на один із входів підсилювача 11 з регульованим порогом, створюють автоматичне регулювання у відповідному тракці, тому коли посилення широкополосного підсилювача 5 виділення імпульсної завади знижується, посилення після детектора завад 6 збільшується чи знижується поріг спрацьовування підсилювача 11 з регульованим порогом.

У запропонованому пристрої чутливість тракту виділення імпульсної завади залежить тільки від рівня прийнятого сигналу, причому вона знижується при збільшенні його рівня за рахунок автоматичного зменшення посилення лінійної широкополосної частини лінійного широкополосного тракту 1 під впливом кола 4 автоматичного регулювання посилення по корисному сигналу.

Робота запропонованого пристрою полягає в наступному.

Сигнал разом з завадою надходить на вхід пристрою синхронізації. На його виході виділяється синхросигнал. З отриманого синхросигналу формується стробуючий імпульс, що визначає моменти спрацьовування накопичувача і формувача замикаючих імпульсів.

Розглянемо роботу пристрою за структурною схемою (Фіг.1).

Коли рівень імпульсних завад перевищує рівень сигналу і завад від сусідніх каналів, широкополосний підсилювач 5 відкривається, детектор завад 6 виділяє огинаючу імпульсної завади, формувач замикаючих імпульсів 7 формує бланкуючий імпульс, що надходить на преривач 2, що закриває канал на час дії завади. Продетектована по зосередженню і імпульсним завадам у детекторі 8 напруга АРП буде «очищена» від напруги імпульсної завади другим преривачем 9 постійної напруги, і накопичувач 10 проінтегрує «очищену» напругу зосередженої завади, забезпечуючи тим самим лінійний режим роботи підсилювача в широкополосному підсилювачі 5. Одночасно сигнал, «очищений» від імпульсної завади, проходить через узкополосну частину демодулятора 3, звільнившись від сусідніх за спектром частот зосереджених завад, і через демодулятор 3 надходить в інший тракт.

У той же час коло АРП4 по корисному сигналу забезпечує необхідне посилення сигналу в лінійному широкополосному тракці 1. Таким чином, на виході демодулятора 3 буде подавлена імпульсна завада.

Підсилювач 11 з регульованим порогом і функціональним зв'язком, що поданий з накопичувача 10 на один із входів підсилювача 11 з регульованим порогом, створюють автоматичне регулювання у відповідному тракці, тому коли посилення широкополосного підсилювача 5 виділення імпульсної завади знижується, посилення після детектора завад 6 збільшується чи знижується поріг спрацьовування підсилювача 11 з регульованим порогом.

При прийомі дискретних сигналів необхідно забезпечити синхронізацію моментів виділення елементарних послідовностей інформаційних сигналів і моментів спрацьовування накопичувача 10 і формувача замикаючих імпульсів 7. Це досягається шляхом використання послідовно з'єднаних пристрою синхронізації 12 і пристрою стробування 13.

Блок синхронізації 12 працює в такий спосіб (Фіг.2).

Сигнали з лінійного широкополосного тракту 1 надходять на перший вхід помножувачика 14. З виходом опорного генератора 16 паралельно з'єднаний другий вхід помножувачика 14 і другий вхід проміжного перетворювача 19. У блоці помножувачика 14 відбувається формування посилок однієї полярності. Сигнали з виходу помножувачика 14 надходять на вхід пристрою виділення 15. У блоці 15 відбувається виділення несучої частоти. З виходу пристрою виділення 15 сигнал надходить на перший вхід фазового детектора 16. З виходу фазового детектора 16 сигнал надходить на керуючий елемент 18. За допомогою керуючого елемента 18 відбувається формування сигналу про збільшення чи зменшення частоти сигналу проміжним перетворювачем 19. Коригувальний сигнал з виходу керуючого елемента 18 надходить на перший вхід проміжного перетворювача 19. У проміжному перетворювачі 19 відбувається збільшення чи зменшення частоти сигналу. Отриманий сигнал з виходу проміжного перетворювача 19 надходить на паралельно з'єднані перший вхід фазового детектора 16 і вхід диференціюючого кола 20. Диференціююче коло 20 формує імпульси, що надходять на обмежник знизу 21. Обмежник знизу 21 здійснює обмеження негативних імпульсів і формування прямокутних імпульсів, що надходять на вихід схеми.

Блок стробування 13 працює в такий спосіб.

На вхід декадного лічильника надходять синхроімпульси з блоку 12. З виходу декадного лічильника після кожного восьмого імпульсу формується стробуючий імпульс, тривалість якого дорівнює подвоєному значенню тривалості синхроімпульсу.

