

корисний ефект від функціонального використання системи;  $Z_C, Z_E$  - сумарні витрати на створення і експлуатацію системи.

Основним виразом для  $K_E$  є визначення ефективності використання СТД, тому, для подання  $K_E$  в чистому вигляді повинні бути сформульовані оцінювані елементи корисного ефекту СТД. Такими елементами корисного ефекту від застосування СТД можуть бути: підвищення безвідмовності РЕС, скорочення часу відновлення РЕС, збільшення коефіцієнта технічного використання, зменшення ймовірності відмов РЕС в період функціонального використання, підвищення надійності РЕС в цілому, поліпшення точностних характеристик РЕС за рахунок своєчасних регулювань, підвищення обсягу інформації в системі інформаційного забезпечення засобів управління. З наведеного переліку очевидно, що сукупність оцінюваних елементів корисного ефекту майже повністю визначається призначенням РЕС, її ПФІ і ТП.

Ефективність операції діагностування і контролю в загальному вигляді можна представити різницею.  $k_E(t) = \Delta E = E(t/t_d) - E(t)$ ,  $t > t_d$ , де  $E(t/t_d)$  - ефективність об'єкта діагностування за умови що в момент  $t_d$  наведено його технічне діагностування та обслуговування,  $E(t)$  - ефективність об'єкта діагностування за умови, що ТО не проводилося.

Нормований показник ефективності використання визначиться виразом  $k_E = (E(t/t_d) - E(t)) / E(t)$   $0 < k_E < 1$ . При цьому результат застосування СТД можна використовувати в двох варіантах.

1. Для вимірювання безвідмовності виробу РЕЗ шляхом проведення робіт ТО за даними діагностування.

2. Для визначення тимчасового інтеграла протягом якого РЕМ збереже своє працездатний стан із заданою вірогідністю  $P_{рл}$ . Якщо уявити  $E(t) = E_0(t)P(t)$ , де  $E_0(t)$  - ефективність ідеальної в сенсі безвідмовності РЕМ;  $P(t)$  - ймовірність безвідмовної роботи, яка виступає як міра зниження ефективності, то коефіцієнт ефективності використання визначиться виразом  $k_E = (P(t/t_d) - P(t)) / P(t)$ . Тобто  $K_E$  визначається через показники безвідмовності, а ефект від використання СТД виражається в підвищенні безвідмовності об'єкта діагностування.

Іншим характерним показником оцінки ефективності СТД є коефіцієнт технічного використання РЕЗ при наявності діагностування та його відсутності.

### Список використаних джерел

1. Мирошник М. А. Проектирование диагностической инфраструктуры вычислительных систем и устройств на ПЛИС: монография / М.А. Мирошник. – Х.: ХУПС, 2012. – 188 с.
2. Мирошник М. А. Методи автоматизованого комп'ютерного проектування цифрового пристрою локального управління. / Мирошник М. А, Клименко Л. А. // Інформаційно-керуючі системи на залізничному транспорті, 2019, №1, с.11-18.
3. Мирошник М. А. Методи автоматизації проектування легкотестованих комп'ютерних систем і пристроїв на основі цифрових автоматів. / Мирошник М. А., Клименко Л. А., Пахомов Ю. В. // Інформаційно-керуючі системи на залізничному транспорті, 2018, №4, с.3-10
4. Miroshnyk M. A. Design automation of testable finite state machines / M. A. Miroshnyk, Д. Е. Кучеренко, Ю. В. Пахомов, Э. Е. Герман, А. С. Шкиль, Э. Н. Кулак // 15th IEEE EAST-WEST DESIGN & TEST SYMPOSIUM (EWDTS-2017). Харьковский национальный университет радиозлектроники – 2017. – P. 203-208.
5. Мирошник М. А. Practical Methods for de Bruijn sequences Generation using Non-Linear Feedback Shift Registers / Olexandr Demihev Maryna Miroschnyk, Dmitrij Karaman, Filippenko Inna, Krylova Viktoria, Tetyana Korytchinko // 14th IEEE International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering, Lviv-Slavske, Ukraine, 2018/2, p. 35.
6. Ітераційні алгоритми компонування в конструкціях мультимедіа. / Мирошник М. А, Корольова Я. Ю. // Інформаційно-керуючі системи на залізничному транспорті, 2019, №2, с. 3-8.

*Мирошник М. А., д-р техн. наук, проф.,  
Клименко Л. А., к.т.н., доцент,  
Федорін Д. Д., ст. гр. 7-3-СКС  
(УкрДУЗТ)*

### ДОСЛІДЖЕННЯ МЕТОДІВ ВБУДОВАНОГО КОНТРОЛЮ І ДІАГНОСТИКИ ЦИФРОВИХ ПРИСТРОЇВ ТА ПІДВИЩЕННЯ КОНТРОЛЕПРИГОДНОСТІ ЦИФРОВИХ ПРИСТРОЇВ

Якість контролю та діагностики залежить не тільки від технічних характеристик контрольно-діагностуючої апаратури, а й у від тестопригодності самого виробу, що випробовується. Це означає, що якість перевірки багато в чому зумовлюється якістю розробки виробів. Найпростіше рішення підвищення якості контролю - це виведення деяких внутрішніх точок виробу на зовнішній роз'єм. Однак число

вільних контактів на роз'смі обмежена, тому вказаний підхід рідко виявляється доступним або достатньо ефективним. Більш прийнятне рішення пов'язане з розміщенням на платі додаткових функціональних елементів, призначених для безпосереднього отримання або накопичення інформації про стан внутрішніх точок та подальшої її передачі на обробку на вимогу аналізує пристрої.

Сигнали, що виникають у процесі функціонування основної та контрольної апаратури, розміщеної разом на одному друкованому модулі або кристалі ІС, зіставляються за певними правилами. У результаті такого зіставлення виробляється інформація про правильному функціонуванні контрольованого вузла. Як надлишкової апаратури може бути використана повна копія перевіряється вузла. При цьому проводиться найпростіше порівняння двох однакових наборів кодів. З метою зменшення обсягу додаткової контрольної апаратури використовують простіші контрольні пристрої з надмірною кодуванням, але зате при цьому ускладнюються способи отримання контрольних співвідношень.

При передачі інформації слово передається зі своїм контрольним розрядом. Якщо приймальний пристрій виявляє, що значення контрольного розряду не відповідає парності суми одиниць слова, то це сприймається як ознака помилки в лінії передачі інформації.

Передача інформації з контрольним розрядом: якщо  $Z = 0$ , то інформація передається без помилки; якщо  $Z = 1$ , то інформація передається не так;  $n$  - число основних каналів;  $n + 1$  - додатковий контрольний розряд. За непарності контролюється повне зникнення інформації, так як кодове слово, що складається з нулів, відноситься до заборонених. Цей метод застосовують в мікропроцесорних системах для контролю передачі інформацією між регістрами, зчитування інформації в ОЗУ, обмінів між пристроями. Магістралі передачі даних становлять від 60 до 80% всіх апаратних засобів МПС. Тому використання контролю по парності дозволяє істотно підвищити надійність операцій передачі інформації. Схема контролю парності-непарності 8-міразрядної шини пірамідального типу на двохвходових логічних елементах "виключне АБО".

Іншим прикладом можуть з'явитися ітеративні коди. Їх застосовують при контролі передач масивів кодів між зовнішнім ЗУ і ЕОМ, між двома ЕОМ та інших випадках. Ітеративний код утворюється шляхом додавання додаткових розрядів по парності до кожної рядку і кожному стовпцю переданого масиву слів (двовимірний код). Крім того, парність може визначатися і по діагональних елементів масиву слова (багатомірний) код. Виявляє здатність коду залежить від числа додаткових контрольних символів. Він дозволяє виявити багаторазові помилки і простий в

реабілітації.

До простих апаратних способів вбудованого контролю відноситься спосіб дублювання схем і порівняння вихідних сигналів цих схем. Цей метод легко можна застосувати для перевірки будь-якої схеми. Крім того, він має перевагу, що може виявити будь-яку функціональну помилку, що з'являється в схемі. Недоліком методу є по-перше - збільшення витрат на резервування і, по-друге - не виняток власних помилок резервної контрольної апаратури.

Кілька знизити витрати на апаратне дублювання цифрових схем можна шляхом використання так званої двухпроводної логіки. При цьому вихідна і резервна схеми відрізняються тим, що вони реалізують інверсні виходи і в схемі всі сигнали представлені одночасно в прямому і інвертіруемому вигляді. Порівняння вихідних сигналів при звичайному дублюванні здійснюється на підставі їх рівності, а двухпроводної логіці - на підставі їх нерівності.

Для виявлення помилок в комбінаційних схемах, особливо для арифметичних і логічних функцій, що залежать від двох аргументів, часто застосовують метод псевдодублювання. У цьому випадку дані обробляються двічі послідовно в часі, в однаковому порядку, проте з різних шляхів і перевіряються на рівність з використанням проміжного, що запам'ятовує. При цьому замість необхідного резервування схеми фактично збільшується час обробки інформації.

Схема перевірки двохразрядний покомпонентного логічного об'єднання двох операндів за допомогою АЛП. Спочатку перемикачі S1 і S2 включаються в праве по схемі положення і з виходу АЛП результат операції записується в регістрі 3 пам'яті, підключених до одного з входів схеми порівняння.

На наступному кроці перемикачі S1 і S2 включаються в ліве положення. Старші і молодші розряди вхідних чисел на вході АЛУ міняються місцями, а результат операції з виходу АЛП з також переставленими старшим і молодшим розрядом надходить безпосередньо на схему порівняння.

Припустимо, що на виході 3 АЛУ проявляється помилка " $= 1$ " і операнди 0110 і 0010 поразрядно складаються в АЛП за модулем 2. Якщо перемикачі S1 і S2 включені в праве положення, то в регістр 3 записується число 0100. Якщо перемикачі включені в ліве положення, тобто на виході АЛУ надходять числа 1100 і 0100, відповідно, а на виході 1100 (з урахуванням помилки  $= 1$  на виході 3 АЛП). На вході схеми порівняння надходять коди 0100 - з виходу регістра 3 та 0110 - з виходу АЛП, які виробляють сигналу помилки.

Вбудований контролер зручний для організації контролю та діагностики виробів в умовах експлуатації, але він може виявитися корисним і у виробничих умовах, наприклад, при виготовленні БІС

мікропроцесорних комплектів. Для цього в схему БІС вводяться додаткові засоби, що здійснюють реконфігурацію структури БІС в режимі тестування і забезпечують, при цьому, поліпшення спостереження та управління всіх, що входять до неї тригерів. У цьому випадку тестування складної БІС перетворюється на порівняно просту процедуру для рекомбінаційних схем, що входять в БІС.

Для реалізації такого підходу необхідні такі кошти реконфігурації структури послідовних схеми, щоб сигнал управління перемикав всі тригери з робочого режиму в тестовий, при якому всі тригери стають керованими і спостережуваними. Найбільшого поширення серед цих методів отримав метод сканування здійснюваний за рахунок з'єднання спеціальних додаткових елементів пам'яті в єдиний зсувний регістр, що запам'ятовує внутрішньо стан схеми. Сканування додаткових елементів пам'яті можна контролювати і шляхом адресації до них і прямого вибору інформації про стан схему з додаткових ЗУ.

Все це ускладнює БІС, однак забезпечує економічну доцільність. Так для МП серії Intel 8086, що має площу кристала 3 мм<sup>2</sup>, введення засобів підвищення контролепригодності збільшує площу кристала приблизно на 20%, що знижує вихід придатних з 10% до 20%. Разом зі зменшенням кількості кристалів на пластині це призводить до подорожчання виробництва на 70%. Зменшення вартості тестування, яке становить більше 80% трудомісткості виготовлення БІС, повністю компенсує таке подорожчання БІС і складні ПУ розробляються таким чином, щоб забезпечити можливість самотестування без участі зовнішнього обладнання та програмних засобів.

Для реалізації самотестування схем на друкованій платі або на кристалі мікропроцесора розміщують два регістри, запрограмованих на виконання функцій генератора псевдовипадкових кодів і сигнатурного генератора. У запрограмованому ПЗУ процесора зберігатися спеціальна тест-програма, яка повинна забезпечити послідовне тестування всіх функціональних вузлів мікропроцесора. Генератор псевдовипадкових кодів формує вхідну тестову послідовність, спрямовану в контрольовані програмно-доступні блоки мікропроцесора, а сигнатурний генератор знімає з виходу мікропроцесора відповідні контрольні сигнатури які в свою чергу порівнюються з еталонними, що зберігаються в ПЗУ. Результат порівняння дає інформацію мікропроцесору про свій стан.

Самодіагностика БІС є природним розвитком структурного підходу до проектування контролепригодності пристроїв. Поєднання вбудованих засобів контролепригодності (наскрізного сдвигового регістра для сканування станів, генератора

псевдовипадкових тесткодів, регістра сигнатурного аналізу) дозволяє організувати самотестування кристалів, напівпровідникових пластин, мікросхем і друкованих вузлів. Оскільки вартість засобів самодіагностики залишається приблизно однаковою, а витрати на тестування стандартними методами збільшуються в геометричній прогресії, можна вважати, що із зростанням насиченості НВІС (ступеня інтеграції) засоби самодіагностики стануть обов'язковими.

### Список використаних джерел

1. Мирошник М. А. Проектирование диагностической инфраструктуры вычислительных систем и устройств на ПЛИС: монография / М.А. Мирошник. – Х.: ХУПС, 2012. – 188 с.
2. Miroshnyk M. A. Design automation of testable finite state machines / М.А. Miroshnyk, Д.Е.Кучеренко, Ю.В. Пахомов, Э.Е. Герман, А.С. Шкиль, Э.Н. Кулак // 15th IEEE EAST-WEST DESIGN & TEST SYMPOSIUM (EWDTS-2017). Харьковский национальный университет радиоэлектроники – 2017. – Р. 203-208.
3. Мирошник М. А. Practical Methods for de Bruijn sequences Generation using Non-Linear Feedback Shift Registers / Olexandr Demihev Maryna Miroshnyk, Dmitriy Karaman, Filippenko Inna, Krylova Viktoria, Tetyana Korytchinko // 14th IEEE International Conference on Advanced Trends in Radioelectronics, Telecommunications and Computer Engineering, Lviv-Slavske, Ukraine, 2018/2, p. 35.
4. Мирошник М. А. Методы синтеза легко тестируемых цифровых автоматов / М.А. Мирошник, Ю.В. Пахомов А.С. Гребенюк, И.В. Филиппенко // Информационно-керуючі системи на залізничному транспорті. – 2016. – № 5. – С. 28-39.
5. Miroshnik M. A. Synchronizing Sequences For Verification Of Finite State Machines / Grebenyuk A.S. Miroshnik M.A., Shkil A.S., Kulak E.N., Filippenko I.V., Kucherenko D.Y. // 9th IEEE International Conference on Dependable Systems, Services and Technologies (DESSERT'2018) May 24 - 27, 2018.
6. Miroshnyk M. A., Design automation of easy-tested digital finite state machines/ Miroshnyk M. A., Shkil A. S., Kulak E. N., Kucherenko D. Y. Pakhomov Y. V. // Radio Electronics, Computer Science, Control: Zaporizhzhia National Technical University, 2018, №2, c. 117-124.
7. Miroshnyk M. A. Design of Logical Control Units Based on Finite State Machines' Patterns / Miroshnyk Maryna, Sergii Poroshy, Alexander Shkil, Kucherenko Dariia, Elvira Kulak, Inna Filippenko // 16th of the 2018 IEEE East-West Design & Test Symposium., 14-17 Sept. 2018, Kazan, Russia